

**SEMICONDUCTOR DEVICE**

**Publication number:** JP2003046081

**Publication date:** 2003-02-14

**Inventor:** KAWASAKI MASASHI; SAITO HAJIME

**Applicant:** SHARP KK; KAWASAKI MASASHI

**Classification:**

- international: *H01L29/78; H01L21/338; H01L29/778; H01L29/786; H01L29/812; H01L33/00; H01S5/183; H01S5/327; H01L21/02; H01L29/66; H01L33/00; H01S5/00; (IPC1-7): H01L29/78; H01L21/338; H01L29/778; H01L29/786; H01L29/812; H01L33/00; H01S5/183; H01S5/327*

- european:

**Application number:** JP20010230365 20010730

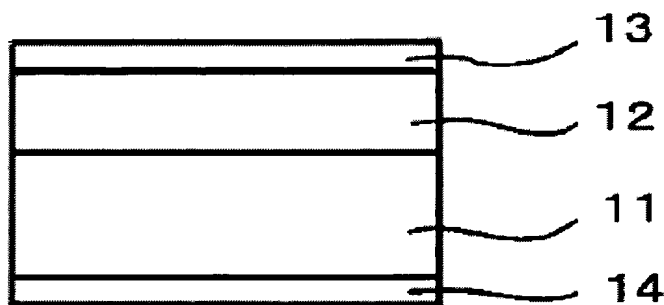
**Priority number(s):** JP20010230365 20010730

**Report a data error here**

**Abstract of JP2003046081**

**PROBLEM TO BE SOLVED:** To provide a semiconductor device which enables full exhibiting the performance of a semiconductor layer.

**SOLUTION:** The semiconductor device is provided in a multilayered structure, which consists of the semiconductor layer 11 formed by epitaxial growth and an oxide barrier layer 12 which is formed on the semiconductor layer 11 by epitaxial growth, and has a larger band gap than the semiconductor layer 11. By applying a voltage between the semiconductor layer 11 and the oxide barrier layer 12, a carrier gas of a high mobility is generated on the interface of the semiconductor layer 11, which is in contact with the oxide barrier layer 12.



Data supplied from the *esp@cenet* database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-46081

(P2003-46081A)

(43)公開日 平成15年2月14日(2003.2.14)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト*(参考)
H 0 1 L 29/78		H 0 1 L 33/00	D 5 F 0 4 1
21/338		H 0 1 S 5/183	5 F 0 7 3
29/778		5/327	5 F 1 0 2
29/786		H 0 1 L 29/78	3 0 1 B 5 F 1 1 0
29/812			6 1 8 B 5 F 1 4 0
審査請求 未請求 請求項の数27 O L (全 18 頁) 最終頁に続く			

(21)出願番号 特願2001-230365(P2001-230365)

(22)出願日 平成13年7月30日(2001.7.30)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(71)出願人 501122377

川崎 雅司

宮城県仙台市青葉区川内元支倉35番地

(72)発明者 川崎 雅司

神奈川県相模原市相模大野4-2-5-

116

(74)代理人 100062144

弁理士 青山 葆 (外1名)

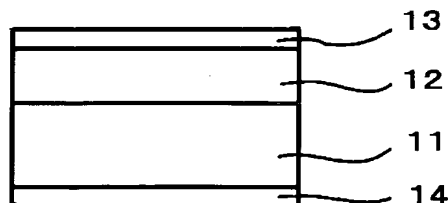
最終頁に続く

(54)【発明の名称】 半導体素子

(57)【要約】

【課題】 半導体層の性能を十分に発揮することができる半導体素子を提供する。

【解決手段】 半導体素子は、エピタキシャル成長で形成された半導体層11と、この半導体層11上にエピタキシャル成長で形成され、半導体層11より広いバンドギャップを有する酸化物障壁層12とから成る積層構造を備えている。上記半導体層11と酸化物障壁層12との間に電圧を印加することによって、酸化物障壁層12に接する半導体層11の界面に高移動度のキャリアガスを生ぜしめる。



## 【特許請求の範囲】

【請求項1】 エピタキシャル成長で形成された酸化亜鉛系または窒化物系半導体層と、上記半導体層上にエピタキシャル成長で形成され、上記半導体層より広いバンドギャップを有する酸化物障壁層とから成る積層構造を備え、  
上記半導体層と上記酸化物障壁層との間に電圧を印加することによって、上記酸化物障壁層に接する上記半導体層の界面に高移動度のキャリアガスを生ぜしめることを特徴とする半導体素子。

【請求項2】 請求項1に記載の半導体素子において、上記半導体層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの氧化物より成っている酸化亜鉛系半導体層であることを特徴とする半導体素子。

【請求項3】 請求項1に記載の半導体素子において、上記半導体層が、 $GaN$ 、 $Al_x Ga_{1-x}N$ 、 $In_x Ga_{1-x}N$ および $Al_x In_{1-x}N$ のうちの少なくとも1つの窒化物より成っている窒化物系半導体層であることを特徴とする半導体素子。

【請求項4】 請求項1乃至3のいずれか1つに記載の半導体素子において、  
上記半導体層と上記酸化物障壁層との界面における格子不整合率が5%以下であることを特徴とする半導体素子。

【請求項5】 請求項1乃至4のいずれか1つに記載の半導体素子において、  
上記酸化物障壁層が $LiGaO_2$ を含んでいることを特徴とする半導体素子。

【請求項6】 請求項1乃至4のいずれか1つに記載の半導体素子において、  
上記酸化物障壁層が、  
 $RABO_4$ または $RAO_3$ 、 $(BO)_3$ 。  
 $R$ ： $Sc$ および $In$ の中から選択した少なくとも1つ  
 $A$ ： $Al$ 、 $Fe$ および $Ga$ の中から選択した少なくとも1つ  
 $B$ ： $Mg$ 、 $Mn$ 、 $Fe$ 、 $Co$ 、 $Cu$ 、 $Zn$ および $Cd$ の中から選択した少なくとも1つ  
で示される構造の絶縁体を含んでいることを特徴とする半導体素子。

【請求項7】 請求項6に記載の半導体素子において、  
上記 $RABO_4$ は、 $ScAlMgO_4$ 、 $ScGaMgO_4$ 、 $ScAlMnO_4$ 、 $ScGaCoO_4$ 、 $ScAlCoO_4$ 、 $ScGaZnO_4$ および $ScAlZnO_4$ の中から選択した1つであり、  
上記 $RAO_3$ 、 $(BO)_3$ は、 $ScGaO_3$ 、 $(ZnO)_3$ および $ScAlO_3$ 、 $(ZnO)_3$ の中から選択した1つであることを特徴とする半導体素子。

【請求項8】 請求項1乃至4のいずれか1つに記載の半導体素子において、

上記酸化物障壁層は、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のいずれか1つより成る半導体層であることを特徴とする半導体素子。

【請求項9】 エピタキシャル成長で形成された酸化物半導体チャネル層と、  
上記酸化物半導体チャネル層上に形成された酸化物ゲート絶縁層と、  
上記酸化物ゲート絶縁層上に形成されたゲート電極と、  
上記酸化物半導体チャネル層上に形成されたソース電極と、

上記酸化物半導体チャネル層上に形成されたドレイン電極とを備え、

上記酸化物ゲート絶縁層に接する上記酸化物半導体チャネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴とする半導体素子。

【請求項10】 エピタキシャル成長で形成された半絶縁性の酸化物半導体チャネル層と、

上記酸化物半導体チャネル層上に形成され、不純物がドーピングされて上記酸化物半導体チャネル層より大きいバンドギャップを有する酸化物半導体障壁層と、

上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とショットキー接触するゲート電極と、

上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とオーミック接触するソース電極と、

上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とオーミック接触するドレイン電極とを備え、

上記酸化物半導体障壁層に接する上記酸化物半導体チャネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴とする半導体素子。

【請求項11】 エピタキシャル成長で形成された半絶縁性の酸化物半導体チャネル層と、

上記酸化物半導体チャネル層上に形成され、不純物がドーピングされて上記酸化物半導体チャネル層より大きいバンドギャップを有する酸化物半導体障壁層と、

上記酸化物半導体障壁層上に形成された酸化物ゲート絶縁層と、

上記酸化物ゲート絶縁層上に形成されたゲート電極と、

上記酸化物半導体障壁層上に形成されたソース電極と、

上記酸化物半導体障壁層上に形成されたドレイン電極とを備え、

上記酸化物半導体障壁層に接する上記酸化物半導体チャネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴とする半導体素子。

【請求項12】 請求項9に記載の半導体素子において、

上記酸化物半導体チャネル層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも

1つの酸化物半導体より成ることを特徴とする半導体素子。

【請求項13】 請求項10に記載の半導体素子において、

上記酸化物半導体チャネル層および上記酸化物半導体障壁層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成ることを特徴とする半導体素子。

【請求項14】 請求項11に記載の半導体素子において、

上記酸化物半導体チャネル層、上記酸化物半導体障壁層および上記酸化物ゲート絶縁層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成ることを特徴とする半導体素子。

【請求項15】 エピタキシャル成長で形成された酸化物半導体発光層と、

上記酸化物半導体発光層上に形成された酸化物ゲート絶縁層と、

上記酸化物ゲート絶縁層上に形成されたゲート電極と、  
上記酸化物半導体発光層上に形成された第1、第2電極とを備え、

上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加し、且つ、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が蓄積状態となるように、上記ゲート電極および上記第2電極に電圧印加することにより、上記酸化物半導体発光層中の発光領域に電子および正孔ガスを注入して発光を得ることを特徴とする半導体素子。

【請求項16】 酸化物ゲート絶縁層と、

上記酸化物ゲート絶縁層上にエピタキシャル成長で形成された酸化物半導体発光層と、

上記酸化物ゲート絶縁層において上記酸化物半導体発光層と反対側の表面下に形成されたゲート電極と、

上記酸化物半導体発光層上に形成された第1電極と、  
上記酸化物ゲート絶縁層上に形成され、上記酸化物半導体発光層の側面に隣接する第2電極とを備え、

上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加することによって、上記酸化物半導体発光層と反対の導電型のキャリアガスを生成し、

上記第1電極と上記第2電極の間に電圧印加することによって、上記酸化物半導体発光層中の発光領域に電子および正孔を注入して発光を得ることを特徴とする半導体素子。

【請求項17】 エピタキシャル成長で形成された酸化物半導体発光層と、

上記酸化物半導体発光層上に形成された酸化物ゲート絶

縁層と、

上記酸化物ゲート絶縁層上に形成されたゲート電極と、  
上記酸化物半導体発光層において上記酸化物ゲート絶縁層と反対側の表面下に形成された第1電極と、

上記酸化物半導体発光層において上記酸化物ゲート絶縁層と反対側の表面下に形成され、上記第1電極よりも大きな面積を有する第2電極とを備え、

上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加することによって、上記酸化物半導体発光層と反対の導電型のキャリアガスを生成し、

上記第1電極と上記第2電極の間に電圧印加することによって、上記酸化物半導体発光層中の発光領域に電子および正孔を注入して発光を得ることを特徴とする半導体素子。

【請求項18】 請求項17に記載の半導体素子において、

上記第1電極は円板形状であり、上記第1電極を取り囲むように上記第2電極が形成されていて、

上記第2電極の面積は上記第1電極の面積の10倍以上であることを特徴とする半導体素子。

【請求項19】 請求項16乃至18のいずれか1つに記載の半導体素子において、

上記第1電極は、上記酸化物半導体発光層から発せられた光を反射する多層構造を有し、

上記第1電極および上記酸化物ゲート絶縁層は上記酸化物半導体発光層より屈折率が低く、

上記ゲート電極が上記酸化物半導体発光層からの発光に対して透過性を有して、

上記酸化物半導体発光層から発せられた光を、上記第1電極と上記酸化物ゲート絶縁層との間において共振増幅して上記ゲート電極から放出することを特徴とする面発光型の半導体素子。

【請求項20】 請求項16乃至18のいずれか1つに記載の半導体素子において、

上記酸化物半導体発光層の上記第1電極近傍の領域に、  
上記酸化物半導体発光層の光を反射する導電性の多層構造が設けられ、

上記第1電極および上記酸化物ゲート絶縁層は上記酸化物半導体発光層より屈折率が低く、

上記ゲート電極が上記酸化物半導体発光層からの発光に対して透過性を有して、

上記酸化物半導体発光層から発せられた光を、上記第1電極と上記酸化物ゲート絶縁層との間において共振増幅して上記ゲート電極から放出することを特徴とする面発光型の半導体素子。

【請求項21】 請求項15乃至18のいずれか1つに記載の半導体素子において、

上記酸化物半導体発光層の側面に平行な一対の共振器面

10

20

30

40

50

を設けると共に、上記共振器面上に上記酸化物半導体発光層からの発光に対する反射膜を隣接させて、上記酸化物半導体発光層から発せられた光を上記共振器面で共振増幅して上記反射膜の少なくとも一方から放出することを特徴とする端面発光型の半導体素子。

【請求項22】 請求項15乃至21のいずれか1つに記載の半導体素子において、

上記酸化物半導体発光層が、光またはキャリアの閉じ込め機構を有する多層構造より成ることを特徴とする半導体素子。

【請求項23】 請求項22に記載の半導体素子において、

上記酸化物半導体発光層の多層構造が、井戸層および障壁層から成る量子井戸構造を含むことを特徴とする半導体素子。

【請求項24】 請求項15乃至23のいずれか1つに記載の半導体素子において、

上記酸化物半導体発光層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のいずれか1つの酸化物半導体層より成ることを特徴とする半導体素子。

【請求項25】 請求項1乃至24のいずれか1つに記載の半導体素子において、

$LiGaO_2$  からなる絶縁性基板を備えていることを特徴とする半導体素子。

【請求項26】 請求項1乃至24のいずれか1つに記載の半導体素子において、

$RABO_4$  または  $RAO_3$ 、 $(BO)_n$

$R$ :  $Sc$  および  $In$  の中から選択した少なくとも1つ

$A$ :  $Al$ 、 $Fe$  および  $Ga$  の中から選択した少なくとも1つ

$B$ :  $Mg$ 、 $Mn$ 、 $Fe$ 、 $Co$ 、 $Cu$ 、 $Zn$  および  $Cd$  の中から選択した少なくとも1つ

で示される構造の絶縁体化合物である絶縁性基板を備えていることを特徴とする半導体素子。

【請求項27】 請求項26に記載の半導体素子において、

上記絶縁体化合物の構造を示す上記  $RABO_4$  は、 $ScAlMgO_4$ 、 $ScGaMgO_4$ 、 $ScAlMnO_4$ 、 $ScGaCoO_4$ 、 $ScAlCoO_4$ 、 $ScGaZnO_4$  および  $ScAlZnO_4$  の中から選択した1つであり、

上記絶縁体化合物の構造を示す上記  $RAO_3$ 、 $(BO)_n$  は、 $ScGaO_3$ 、 $(ZnO)_n$  および  $ScAlO_3$ 、 $(ZnO)_n$  の中から選択した1つであることを特徴とする半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する利用分野】 本発明は半導体素子に関する。

【0002】

【従来の技術】 従来より、様々な機能を有する電子デバイスにおいては、 $Si$  に代表されるIV族半導体や  $GaAs$  などのIII-V族化合物半導体が多く用いられてきた。特に最近では、産業利用上更に高付加価値な半導体デバイスを製造する目的で、ワイドギャップ半導体の結晶成長およびデバイス技術が急速に発展している。このような半導体材料には、 $6H-SiC$ 、 $ZnSe$ 、 $GaN$  などがあり、いずれもバンドギャップが3eVを超え、耐電圧性や短波長発光などの特長を有するデバイスが実用化されつつある。

【0003】 一方、酸化物材料は、誘電性、磁性、超伝導性など従来の半導体材料では実現出来ない多くの機能を持ち、また半導体材料としても既存材料の特質を補って余りある可能性を有している。酸化物材料の中でも酸化亜鉛 ( $ZnO$ ) は、実用的なキャリア移動度と導電率制御性を有する透明導電性酸化物であり、従来から透明導電膜として利用されてきた他、最近では本発明者らが発明した透明トランジスタ (特開2000-150900号公報参照) によって液晶等の表示デバイスの高性能化に寄与することが期待されている。

【0004】 また、 $ZnO$  は紫外領域に相当するバンドギャップ (約3.2eV) を有する直接遷移型半導体であり、励起子結合エネルギーが60meVと極めて高く、室温においても励起子発光が観察されるため、これを利用すれば現在実用化されている  $GaN$  や  $ZnSe$  よりも高効率・低消費電力な発光デバイスを実現出来る。

【0005】  $ZnO$  は従来p型の導電型制御が困難とされてきたが、山本らによって発明された同時ドーピング法により低抵抗p- $ZnO$  を得る技術が特開2001-48698において開示されている。

【0006】 また、Xin-Li Guoらは  $N_2$  プラズマを用いてアクセプタドーピングしたp- $ZnO$  を適用し  $ZnO$  ホモ接合発光ダイオードを作製している (Jpn.J.Appl.Phys. Vol.40 (2001) pp.L177)。

【0007】 ところで、 $ZnO$  デバイスの製造においては、ガラス基板あるいはサファイア基板が一般的に用いられてきた。しかし、ガラス基板は非結晶性基板であることおよび成膜温度の制限によって、平坦かつ高品質な単結晶薄膜を得ることは出来ない。また、サファイア基板を用いた場合においても、 $ZnO$  薄膜との間には約18%の格子不整合が存在するため結晶粒界や配向のゆらぎが存在し、高品質な単結晶薄膜を得ることは困難であった。

【0008】 従来より、そのような  $ZnO$  薄膜の結晶性を改善した半導体素子としては、特開2000-277534号公報に開示されたものがある。この特開2000-277534号公報の半導体素子は、格子不整合が極めて小さい基板上に  $ZnO$  および  $GaN$  などのワイドギャップ半導体が形成されており、結晶性および特性に優れた半導体デバイスである。

【0009】

【発明が解決しようとする課題】ところで、従来の半導体素子の一例である電界効果トランジスタやpn接合発光素子などでは、その結晶性のみならず、キャリアの生成および輸送に関与する接合界面の品質が重要となっている。しかしながら、その接合界面の品質が十分に改善されていないため、本来ZnOが有する性能を十分発揮することが出来ないという問題があった。

【0010】また、発光素子に関しては、上記の従来例で示されたp型ZnOおよび発光ダイオードの特性は、移動度、導電率制御、更には製造工程における再現性などにおいて産業利用上実用的なレベルにあるとはいえない。

【0011】そこで、本発明の課題は、半導体層の性能を十分に発揮することができる半導体素子を提供することにある。

【0012】

【課題を解決するための手段】上記課題を解決するため、本発明の半導体素子は、エピタキシャル成長で形成された酸化亜鉛系または窒化物系半導体層と、上記半導体層上にエピタキシャル成長で形成され、上記半導体層より広いバンドギャップを有する酸化物障壁層とから成る積層構造を備え、上記半導体層と上記酸化物障壁層との間に電圧を印加することによって、上記酸化物障壁層に接する上記半導体層の界面に高移動度のキャリアガスを生ぜしめることを特徴としている。

【0013】上記構成の半導体素子によれば、上記酸化物障壁層に接する上記半導体層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、半導体層と酸化物障壁層との界面が清浄になる。従って、上記酸化物障壁層に接する半導体層の界面に、高濃度、高移動度のキャリアガスを生ぜしめることが出来て、半導体層が有する性能を十分に発揮することが出来る。

【0014】また、上記半導層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0015】一実施形態の半導体素子は、上記半導体層が、ZnO、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物より成っている酸化亜鉛系半導体層である。

【0016】一実施形態の半導体素子は、上記半導体層が、 $GaN$ 、 $Al_x Ga_{1-x}N$ 、 $In_x Ga_{1-x}N$ および $Al_x In_{1-x}N$ のうちの少なくとも1つの窒化物より成っている窒化物系半導体層である。

【0017】一実施形態の半導体素子は、上記半導体層と上記酸化物障壁層との界面における格子不整合率が5%以下である。

【0018】上記実施形態の半導体素子によれば、上記半導体層と上記酸化物障壁層との界面における格子不整合率が5%以下であるから、清浄な界面を有する積層構

造を作製することが出来る。

【0019】一実施形態の半導体素子は、上記酸化物障壁層が $LiGaO_2$ を含んでいる。

【0020】一実施形態の半導体素子は、上記酸化物障壁層が、

$RABO_4$ または $RAO_3(BO)_2$ 、

R: ScおよびInの中から選択した少なくとも1つ

A: Al、FeおよびGaの中から選択した少なくとも1つ

10 B: Mg、Mn、Fe、Co、Cu、ZnおよびCdの中から選択した少なくとも1つ

で示される構造の絶縁体を含んでいる。

【0021】上記実施形態の半導体素子によれば、上記半導体層を例えばZnOで構成した場合、上記酸化物障壁層が、上記 $RABO_4$ または上記 $RAO_3(BO)_2$ で示される構造の絶縁体を含んでいるから、半導体層と酸化物障壁層との格子不整合率を3%以下にすることが出来る。

【0022】一実施形態の半導体素子は、上記 $RABO_4$ は、 $ScAlMgO_4$ 、 $ScGaMgO_4$ 、 $ScAlMnO_4$ 、 $ScGaCoO_4$ 、 $ScAlCoO_4$ 、 $ScGaZnO_4$ および $ScAlZnO_4$ の中から選択した1つであり、上記 $RAO_3(BO)_2$ は、 $ScGaO_3(ZnO)_2$ および $ScAlO_3(ZnO)_2$ の中から選択した1つである。

【0023】上記実施形態の半導体素子によれば、上記半導体層を例えばZnOで構成した場合、上記 $RABO_4$ が、 $ScAlMgO_4$ 、 $ScGaMgO_4$ 、 $ScAlMnO_4$ 、 $ScGaCoO_4$ 、 $ScAlCoO_4$ 、 $ScGaZnO_4$ および $ScAlZnO_4$ の中から選択した1つであり、上記 $RAO_3(BO)_2$ が、 $ScGaO_3(ZnO)_2$ および $ScAlO_3(ZnO)_2$ の中から選択した1つであるから、半導体層と酸化物障壁層との格子不整合率を1%以下にすることが出来る。

【0024】一実施形態の半導体素子は、上記酸化物障壁層は、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のいずれか1つより成る半導体層である。

【0025】また、本発明の半導体素子は、エピタキシャル成長で形成された酸化物半導体チャネル層と、上記酸化物半導体チャネル層上に形成された酸化ゲート絶縁層と、上記酸化ゲート絶縁層上に形成されたゲート電極と、上記酸化物半導体チャネル層上に形成されたソース電極と、上記酸化物半導体チャネル層上に形成されたドレイン電極とを備え、上記酸化ゲート絶縁層に接する上記酸化物半導体チャネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴としている。

【0026】上記構成の半導体素子によれば、上記酸化ゲート絶縁層に接する上記酸化物半導体チャネル層の界面をエピタキシャル成長で形成しているから、欠陥等

に起因する界面準位を生じにくく、酸化物半導体チャンネル層と酸化物ゲート絶縁層との界面が清浄になる。従って、上記酸化物ゲート絶縁層に接する酸化物半導体チャンネル層の界面に、高濃度、高移動度のキャリアガスを生ぜしめることが出来て、酸化物半導体チャンネル層が有する性能を十分に発揮することが出来る。

【0027】また、上記酸化物半導体チャンネル層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0028】また、上記半導体素子を、例えば電界効果トランジスタ等の半導体スイッチング素子に適用した場合、電界効果によって酸化物半導体チャンネル層の界面に生じる2次元的なキャリアガスの移動度を飛躍的に向上させることが出来て、高速スイッチング動作を可能にすることが出来る。

【0029】また、欠陥準位を低減した清浄な界面を形成出来るから、印加するゲート電圧を低くすることが出来て、消費電力を低減することができる。

【0030】また、本発明の半導体素子は、エピタキシャル成長で形成された半絶縁性の酸化物半導体チャンネル層と、上記酸化物半導体チャンネル層上に形成され、不純物がドーブされて上記酸化物半導体チャンネル層より大きいバンドギャップを有する酸化物半導体障壁層と、上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とショットキー接触するゲート電極と、上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とオーミック接触するソース電極と、上記酸化物半導体障壁層上に形成され、上記酸化物半導体障壁層とオーミック接触するドレイン電極とを備え、上記酸化物半導体障壁層に接する上記酸化物半導体チャンネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴としている。

【0031】上記構成の半導体素子によれば、上記酸化物半導体障壁層に接する上記酸化物半導体チャンネル層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、酸化物半導体チャンネル層と酸化物半導体障壁層との界面が清浄になる。従って、上記酸化物半導体障壁層に接する酸化物半導体チャンネル層の界面に、高濃度、高移動度のキャリアガスを生ぜしめることが出来て、酸化物半導体チャンネル層が有する性能を十分に発揮することが出来る。

【0032】また、上記酸化物半導体チャンネル層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0033】また、上記半導体素子を、例えば電界効果トランジスタ等の半導体スイッチング素子に適用した場合、電界効果によって酸化物半導体チャンネル層の界面に生じる2次元的なキャリアガスの移動度を飛躍的に向上させることが出来て、高速スイッチング動作を可能に

することが出来る。

【0034】また、欠陥準位を低減した清浄な界面を形成出来るから、印加するゲート電圧を低くすることが出来て、消費電力を低減することができる。

【0035】また、本発明の半導体素子は、エピタキシャル成長で形成された半絶縁性の酸化物半導体チャンネル層と、上記酸化物半導体チャンネル層上に形成され、不純物がドーブされて上記酸化物半導体チャンネル層より大きいバンドギャップを有する酸化物半導体障壁層と、上記酸化物半導体障壁層上に形成された酸化物ゲート絶縁層と、上記酸化物ゲート絶縁層上に形成されたゲート電極と、上記酸化物半導体障壁層上に形成されたソース電極と、上記酸化物半導体障壁層上に形成されたドレイン電極とを備え、上記酸化物半導体障壁層に接する上記酸化物半導体チャンネル層の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ることを特徴としている。

【0036】上記構成の半導体素子によれば、上記酸化物半導体障壁層に接する上記酸化物半導体チャンネル層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、酸化物半導体チャンネル層と酸化物半導体障壁層との界面が清浄になる。従って、上記酸化物半導体障壁層に接する酸化物半導体チャンネル層の界面に、高濃度、高移動度のキャリアガスを生ぜしめることが出来て、酸化物半導体チャンネル層が有する性能を十分に発揮することが出来る。

【0037】また、上記酸化物半導体チャンネル層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0038】また、上記半導体素子を、例えば電界効果トランジスタ等の半導体スイッチング素子に適用した場合、電界効果によって酸化物半導体チャンネル層の界面に生じる2次元的なキャリアガスの移動度を飛躍的に向上させることが出来て、高速スイッチング動作を可能にすることが出来る。

【0039】また、欠陥準位を低減した清浄な界面を形成出来るから、印加するゲート電圧を低くすることが出来て、消費電力を低減することができる。

【0040】一実施形態の半導体素子は、上記酸化物半導体チャンネル層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っている。

【0041】上記実施形態の半導体素子は、例えば、開口率の高いディスプレイデバイスに使用した場合、上記酸化物半導体チャンネル層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っているから、開口率の高いディスプレイデバイスを高速に動作させることが出来る。

【0042】一実施形態の半導体素子は、上記酸化物半導体チャンネル層および上記酸化物半導体障壁層が、 $Zn$

10

20

30

40

50

O、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っている。

【0043】上記実施形態の半導体素子は、例えば、開口率の高いディスプレイデバイスに使用した場合、上記酸化物半導体チャネル層および上記酸化物半導体障壁層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っているから、開口率の高いディスプレイデバイスを高速に動作させることが出来る。

【0044】一実施形態の半導体素子は、上記酸化物半導体チャネル層、上記酸化物半導体障壁層および上記酸化物ゲート絶縁層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っている。

【0045】上記実施形態の半導体素子は、例えば、開口率の高いディスプレイデバイスに使用した場合、上記酸化物半導体チャネル層、上記酸化物半導体障壁層および上記酸化物ゲート絶縁層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のうちの少なくとも1つの酸化物半導体より成っているから、開口率の高いディスプレイデバイスを高速に動作させることが出来る。

【0046】また、本発明の半導体素子は、エピタキシャル成長で形成された酸化物半導体発光層と、上記酸化物半導体発光層上に形成された酸化物ゲート絶縁層と、上記酸化物ゲート絶縁層上に形成されたゲート電極と、上記酸化物半導体発光層上に形成された第1、第2電極とを備え、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加し、且つ、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が蓄積状態となるように、上記ゲート電極および上記第2電極に電圧印加することにより、上記酸化物半導体発光層中の発光領域に電子および正孔ガスを注入して発光を得ることを特徴としている。

【0047】上記構成の半導体素子によれば、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、酸化物半導体発光層と酸化物ゲート絶縁層との界面が清浄なる。従って、上記酸化物半導体発光層が有する性能を十分に発揮することが出来る。

【0048】また、上記酸化物半導体発光層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0049】また、上記半導体素子を、例えば発光ダイオードやレーザダイオード等の半導体発光素子に適用した場合、酸化物ゲート絶縁層に接する酸化物半導体発光層の界面に電界効果で反転状態を形成し、酸化物半導体発光層と伝導型の異なる高移動度キャリアを高密度に生成することが出来る。

【0050】また、そのような反転層によるキャリア生成は、 $ZnO$ などのように産業利用上付加価値の高い光学特性を有しているにもかかわらず、両伝導型を作製することが困難な半導体材料に極めて有効である。

【0051】また、本発明の半導体素子は、酸化物ゲート絶縁層と、上記酸化物ゲート絶縁層上にエピタキシャル成長で形成された酸化物半導体発光層と、上記酸化物ゲート絶縁層において上記酸化物半導体発光層と反対側の表面下に形成されたゲート電極と、上記酸化物半導体発光層上に形成された第1電極と、上記酸化物ゲート絶縁層上に形成され、上記酸化物半導体発光層の側面に隣接する第2電極とを備え、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加することによって、上記酸化物半導体発光層と反対の導電型のキャリアガスを生成し、上記第1電極と上記第2電極の間に電圧印加することによって、上記酸化物半導体発光層中の発光領域に電子および正孔を注入して発光を得ることを特徴としている。

【0052】上記構成の半導体素子によれば、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、酸化物ゲート絶縁層と酸化物半導体発光層との界面が清浄になる。従って、上記酸化物半導体発光層が有する性能を十分に発揮することが出来る。

【0053】また、上記酸化物半導体発光層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0054】また、上記半導体素子を、例えば発光ダイオードやレーザダイオード等の半導体発光素子に適用した場合、酸化物ゲート絶縁層に接する酸化物半導体発光層の界面に電界効果で反転状態を形成し、酸化物半導体発光層と伝導型の異なる高移動度キャリアを高密度に生成することが出来る。

【0055】また、そのような反転層によるキャリア生成は、 $ZnO$ などのように産業利用上付加価値の高い光学特性を有しているにもかかわらず、両伝導型を作製することが困難な半導体材料に極めて有効である。

【0056】また、本発明の半導体素子は、エピタキシャル成長で形成された酸化物半導体発光層と、上記酸化物半導体発光層上に形成された酸化物ゲート絶縁層と、上記酸化物ゲート絶縁層上に形成されたゲート電極と、上記酸化物半導体発光層において上記酸化物ゲート絶縁層と反対側の表面下に形成された第1電極と、上記酸化物半導体発光層において上記酸化物ゲート絶縁層と反対側の表面下に形成され、上記第1電極よりも大きな面積を有する第2電極とを備え、上記酸化物ゲート絶縁層に接する上記酸化物半導体発光層の界面が反転状態となるように、上記ゲート電極および上記第1電極に電圧印加することによって、上記酸化物半導体発光層と反対の導



電型のキャリアガスを生成し、上記第1電極と上記第2電極の間に電圧印加することによって、上記酸化半導体発光層中の発光領域に電子および正孔を注入して発光を得ることを特徴としている。

【0057】上記構成の半導体素子によれば、上記酸化ゲート絶縁層に接する上記酸化半導体発光層の界面をエピタキシャル成長で形成しているから、欠陥等に起因する界面準位を生じにくく、酸化半導体発光層と酸化ゲート絶縁層との界面が清浄になる。従って、上記酸化半導体発光層が有する性能を十分に発揮することが出来る。

【0058】また、上記酸化半導体発光層の特質を十分に生かせるので、付加価値を高めることが出来る。

【0059】また、上記半導体素子を、例えば発光ダイオードやレーザダイオード等の半導体発光素子に適用した場合、酸化ゲート絶縁層に接する酸化半導体発光層の界面に電界効果で反転状態を形成し、酸化半導体発光層と伝導型の異なる高移動度キャリアを高密度に生成することが出来る。

【0060】また、そのような反転層によるキャリア生成は、ZnOなどのように産業利用上付加価値の高い光学特性を有しているにもかかわらず、両伝導型を作製することが困難な半導体材料に極めて有効である。

【0061】一実施形態の半導体素子は、上記第1電極は円板形状であり、上記第1電極を取り囲むように上記第2電極が形成されていて、上記第2電極の面積は上記第1電極の面積の10倍以上である。

【0062】一実施形態の半導体素子は、面発光型であって、上記第1電極は、上記酸化半導体発光層から発せられた光を反射する多層構造を有し、上記第1電極および上記酸化ゲート絶縁層は上記酸化半導体発光層より屈折率が低く、上記ゲート電極が上記酸化半導体発光層からの発光に対して透過性を有して、上記酸化半導体発光層から発せられた光を、上記第1電極と上記酸化ゲート絶縁層との間において共振増幅して上記ゲート電極から放出する。

【0063】一実施形態の半導体素子は、面発光型であって、上記酸化半導体発光層の上記第1電極近傍の領域に、上記酸化半導体発光層の光を反射する導電性の多層構造が設けられ、上記第1電極および上記酸化ゲート絶縁層は上記酸化半導体発光層より屈折率が低く、上記ゲート電極が上記酸化半導体発光層からの発光に対して透過性を有して、上記酸化半導体発光層から発せられた光を、上記第1電極と上記酸化ゲート絶縁層との間において共振増幅して上記ゲート電極から放出する。

【0064】一実施形態の半導体素子は、端面発光型であって、上記酸化半導体発光層の側面に平行な一対の共振器面を設けると共に、上記共振器面上に上記酸化半導体発光層からの発光に対する反射膜を隣接させて、上

記酸化半導体発光層から発せられた光を上記共振器面で共振増幅して上記反射膜の少なくとも一方から放出する。

【0065】一実施形態の半導体素子は、上記酸化半導体発光層が、光またはキャリアの閉じ込め機構を有する多層構造より成ることを特徴としている。

【0066】一実施形態の半導体素子は、上記酸化半導体発光層の多層構造が、井戸層および障壁層から成る量子井戸構造を含むことを特徴としている。

【0067】一実施形態の半導体素子は、上記酸化半導体発光層が、 $ZnO$ 、 $Mg_x Zn_{1-x}O$ および $Cd_x Zn_{1-x}O$ のいずれか1つの酸化半導体層より成っている。

【0068】一実施形態の半導体素子は、 $LiGaO_2$ からなる絶縁性基板を備えている。

【0069】一実施形態の半導体素子は、 $RABO_4$ または $RAO_3(BO)_2$ 、

$R: Sc$ および $In$ の中から選択した少なくとも1つ

$A: Al$ 、 $Fe$ および $Ga$ の中から選択した少なくとも1つ

$B: Mg$ 、 $Mn$ 、 $Fe$ 、 $Co$ 、 $Cu$ 、 $Zn$ および $Cd$ の中から選択した少なくとも1つ

で示される構造の絶縁体化合物である絶縁性基板を備えている。

【0070】一実施形態の半導体素子は、上記絶縁体化合物の構造を示す上記 $RABO_4$ は、 $ScAlMgO_4$ 、 $ScGaMgO_4$ 、 $ScAlMnO_4$ 、 $ScGaCoO_4$ 、 $ScAlCoO_4$ 、 $ScGaZnO_4$ および $ScAlZnO_4$ の中から選択した1つであり、上記絶縁体化合物の構造を示す上記 $RAO_3(BO)_2$ は、 $ScGaO_3(ZnO)_2$ および $ScAlO_3(ZnO)_2$ の中から選択した1つである。

【0071】

【発明の実施の形態】以下、本発明の半導体素子を図示の実施の形態により詳細に説明する。

【0072】(実施形態1)図1に、本発明の実施形態1の光学素子の模式断面図を示す。この半導体素子は、エピタキシャル成長で形成された半導体層11と、この半導体層11上にエピタキシャル成長で形成された酸化半導体障壁層12とを備えている。上記酸化半導体障壁層12のバンドギャップは、半導体層11のバンドギャップに比べて広がっている。また、上記半導体素子は、半導体層11の図中下面に接するオーミック電極14と、酸化半導体障壁層12の図中上面に接するゲート電極13とを備えている。

【0073】上記構成の半導体素子において、オーミック電極14およびゲート電極13を介して電圧を半導体層11および酸化半導体障壁層12に印加した場合、電界効果によって、酸化半導体障壁層12に接する半導体層11の界面には、図3(a)、(b)、図4(a)、(b)お

よび図5 (a), (b) に示すような状態が形成される。なお、図3 (a)、図4 (a) および図5 (a) はp型半導体の場合を示し、図3 (b)、図4 (b) および図5 (b) はn型半導体の場合を示す。

【0074】図3 (a), (b) に示すように、正電圧を印加すると、半導体層11の界面には半導体層11の多数キャリアが蓄積する。

【0075】図4 (a), (b) に示すように、負電圧を印加すると、半導体層11の界面には空乏層が形成される。

【0076】図5 (a), (b) に示すように、大きな負電圧を印加すると、半導体層11の界面には、半導体層11の少数キャリアによる反転層が形成される。

【0077】なお、ここではオーミック電極14を半導体層11と同じ極性の電位とした場合を正電圧と定義し、上記蓄積状態による多数キャリア、および、反転状態による少数キャリアをいずれもキャリアガスと呼んでいる。

【0078】このような電界効果によって生成されたキャリアガスは散乱の影響を受けにくく、移動度が飛躍的に向上する。

【0079】次に、上記半導体素子の各層の構成材料について説明する。

【0080】上記のような高移動度のキャリアガスを生成するためには、キャリアを捕獲するような欠陥などに起因する界面準位を極力減少させる必要がある。そのためには半導体層11と酸化物障壁層12について積層面内の格子不整合が極力小さい組み合わせを選択し、且つ、半導体層11の界面がエピタキシャル成長によって形成されることが重要である。

【0081】図2に、上記半導体層11として用いられる半導体材料の一例と格子定数を示す。なお、上記半導体層11の半導体材料として適用可能な半導体材料はこれに限定されるものではない。上記半導体層11にZnOあるいはGa<sub>2</sub>Nを用いた場合、酸化物障壁層12としては、5.6 eVのバンドギャップを有し格子不整合が3%以下のウルツ鉱型結晶構造であるLiGaO<sub>2</sub>を用いることが出来る。特にZnOは、酸化物半導体であるので、酸化物障壁層12と親和性が高く好ましい。

【0082】また、上記酸化物障壁層12としては、RABO<sub>4</sub>またはRAO<sub>3</sub>(BO)<sub>2</sub>なる構造を有する酸化物結晶を用いることが出来る。図6および図7に、上記RABO<sub>4</sub>またはRAO<sub>3</sub>(BO)<sub>2</sub>なる構造を有する酸化物結晶の格子定数とイオン半径の関係図を示す。図6および図7から判るように、元素RはSc、Inよりなる群から選択し、且つ元素AはAl、Fe、Gaよりなる群から選択し、且つ元素BはMg、Mn、Fe、Co、Cu、Zn、Cdよりなる群から選択することによって、ZnOとの格子不整合率を3%以下とすることが出来る。すなわち、上記酸化物障壁層12が、

RABO<sub>4</sub>またはRAO<sub>3</sub>(BO)<sub>2</sub>。

R: ScおよびInの中から選択した少なくとも1つ

A: Al、FeおよびGaの中から選択した少なくとも1つ

B: Mg、Mn、Fe、Co、Cu、ZnおよびCdの中から選択した少なくとも1つ

で示される構造の絶縁体であると、酸化物障壁層12とZnOとの格子不整合率を3%以下とすることが出来る。

10 【0083】なお好ましくは、上記RABO<sub>4</sub>は、ScAlMgO<sub>4</sub>、ScGaMgO<sub>4</sub>、ScAlMnO<sub>4</sub>、ScGaCoO<sub>4</sub>、ScAlCoO<sub>4</sub>、ScGaZnO<sub>4</sub>およびScAlZnO<sub>4</sub>の中から選択した1つであり、上記RAO<sub>3</sub>(BO)<sub>2</sub>は、ScGaO<sub>3</sub>(ZnO)<sub>2</sub>およびScAlO<sub>3</sub>(ZnO)<sub>2</sub>の中から選択した1つである。この場合、上記酸化物障壁層12とZnOとの格子不整合率を1%以下とすることが出来る。

【0084】また、ZnOよりもバンドギャップの大きい例えばMg<sub>x</sub>Zn<sub>1-x</sub>Oを用いて半導体層11を形成しても、ポテンシャル障壁を形成することが出来る。そして、この場合にも、上記酸化物障壁層12とMg<sub>x</sub>Zn<sub>1-x</sub>Oとの格子不整合率を1%以下とすることが出来る。

【0085】なお、上述のような組み合わせは上記に限定されるものではなく、ZnOよりもバンドギャップの小さいCd<sub>x</sub>Zn<sub>1-x</sub>Oを用いて半導体層11を形成した場合には、ZnOを酸化物障壁層12として用いることが出来る。つまり、上記酸化物障壁層12をZnOで形成することが出来る。

30 【0086】また、上記半導体層11に、ZnOと同じ結晶構造を有し格子定数の近いGa<sub>2</sub>N、Al<sub>x</sub>Ga<sub>1-x</sub>N、In<sub>x</sub>Ga<sub>1-x</sub>N、Al<sub>x</sub>In<sub>1-x</sub>Nなどの窒化物半導体を用いてもよい。この場合でも、その窒化物半導体に対して格子不整合が5%以下となるような酸化物障壁層を選択することによって、酸化物障壁層に接する窒化物半導体層の界面に、高濃度、高移動度のキャリアガスを生ぜしめることが出来る。

【0087】次に、本発明の半導体素子の素子構造とキャリアガス生成領域について述べる。

40 【0088】図8 (a), (b), (c) に、上記半導体素子の素子構造の変形例を示す。実際の素子製造においては、積層構造は絶縁性の支持基板20, 30, 40上に形成される。上記支持基板20としては、酸化物障壁層22, 32と同じ酸化物絶縁体結晶を用いることによって、より結晶性に優れた酸化物半導体層21, 31, 41を成長させることが出来て、積層界面における清浄性が向上するので好ましい。

【0089】図8 (a) に示す素子構造では、酸化物半導体層21上に酸化物障壁層22を形成すると共に、酸化物半導体層21上において、酸化物障壁層22と所望

の隙間をあけてオーミック電極24を形成している。また、上記酸化物障壁層22上にはゲート電極23を形成して、オーミック電極24とゲート電極23とを平行にしている。このような構造においては、キャリアガス領域25は酸化物障壁層22の直下に形成される。つまり、上記酸化物障壁層22に接する酸化物半導体層21の界面にキャリアガス領域25が形成される。

【0090】図8(b)に示す素子構造では、酸化物障壁層32をドット状円型とし、これを囲むようにオーミック電極34を形成している。より詳しくは、上記酸化物半導体層31上に、ドット円板形状の酸化物障壁層32を形成すると共に、酸化物半導体層31上において、酸化物障壁層32を取り囲むようにオーミック電極34を形成している。その酸化物障壁層32上に、ドット円板形状のゲート電極33を形成している。このような構造においては、キャリアガス領域35は酸化物障壁層32の直下に円状に形成される。つまり、上記酸化物障壁層32に接する酸化物半導体層31の界面に円状のキャリアガス領域35が形成される。この場合、上記キャリアガス領域35のキャリアガス濃度が均一となるので好ましい。

【0091】図8(c)に示す素子構造では、支持基板40は、酸化物障壁層を兼用するものであり、支持基板を薄く切削研磨することにより得られる。このような構造においては、キャリアガス領域45を全面に形成することが出来るため好ましい。なお、図8(c)において、43はゲート電極であり、44はオーミック電極である。

【0092】上記支持基板20、30、40は、 $\text{LiGaO}_2$  からなる絶縁性基板であっても良い。

【0093】また、上記支持基板20、30、40は、 $\text{RABO}_4$  または  $\text{RAO}_3$  ( $\text{BO}$ )<sub>n</sub>、

R: Sc および In の中から選択した少なくとも1つ  
A: Al、Fe および Ga の中から選択した少なくとも1つ

B: Mg、Mn、Fe、Co、Cu、Zn および Cd の中から選択した少なくとも1つ

で示される構造の絶縁体化合物である絶縁性基板であっても良い。この場合、上記酸化物半導体層21、31、41との格子不整合率を低くすることが可能となる。

【0094】上記酸化物半導体層21、31、41との格子不整合率をより低くする観点上、絶縁体化合物の構造を示す  $\text{RABO}_4$  は、 $\text{ScAlMgO}_4$ 、 $\text{ScGaMgO}_4$ 、 $\text{ScAlMnO}_4$ 、 $\text{ScGaCoO}_4$ 、 $\text{ScAlCoO}_4$ 、 $\text{ScGaZnO}_4$  および  $\text{ScAlZnO}_4$  の中から選択した1つであるのが好ましく、また、上記絶縁体化合物の構造を示す  $\text{RAO}_3$  ( $\text{BO}$ )<sub>n</sub> は、 $\text{ScGaO}_3$  ( $\text{ZnO}$ )<sub>n</sub> および  $\text{ScAlO}_3$  ( $\text{ZnO}$ )<sub>n</sub> の中から選択した1つであることが好ましい。

【0095】次に、本発明の半導体素子の製造方法につ

いて述べる。

【0096】上述したような清浄な界面を得るには、支持基板上への半導体層の成長および酸化物障壁層の成長が連続して行われることが好ましい。

【0097】本発明の半導体素子のような酸化物を含む薄膜の結晶成長手法としては、ターゲットと成長した膜の組成ずれが少ないパルスレーザ堆積 (PLD) 法が適しており、特に  $\text{ZnO}$  の結晶成長においてはパルスレーザ堆積を高真空チャンバ内で行うレーザ分子線エビタキシ (以下、レーザMBEと言う) 法が適している。

【0098】また、半導体層に窒化物系半導体を用いる場合においても、有機化学気相堆積 (MOCVD) 法では酸化物の成長が困難であるのに対し、レーザMBE法では酸化物、窒化物いずれも成長可能であるため、連続成長によって清浄な界面を得ることが出来る。

【0099】(実施形態2) 図9に、本発明の実施形態2の半導体素子としてのMIS (金属-絶縁体-半導体) 型電界効果トランジスタの模式断面図を示す。

【0100】上記MIS型電界効果トランジスタは、図9に示すように、絶縁性基板50上にエビタキシャル成長で形成された酸化物半導体チャネル層51と、この酸化物半導体チャネル層51上にエビタキシャル成長で形成された酸化物ゲート絶縁層52と、この酸化物ゲート絶縁層52上に形成されたゲート電極53と、絶縁性基板50上に形成され、酸化物半導体チャネル層51で覆われたソース電極54、ドレイン電極55とを備えている。

【0101】上記構成のMIS型電界効果トランジスタは、ゲート電極53とソース電極54の間に電圧を印加し、ソース電極54とドレイン電極55間の電流を制御するものである。この電流は、酸化物ゲート絶縁層52に接する酸化物半導体チャネル層51の界面に生成された高移動度のキャリアガスによって生じている。上記MIS型電界効果トランジスタは実用上ノーマリーオフで用いられることが多く、酸化物半導体チャネル層51の試料としては不純物をドーピングしていない半絶縁性の試料、または、不純物をわずかにドーピングした半絶縁性の試料を用いることが好ましい。この場合には、ゲート電極53への引加電圧が正負いずれであっても、酸化物ゲート絶縁層52に接する酸化物半導体チャネル層51の界面には蓄積または反転によってキャリアが生成する。

【0102】また、上記酸化物半導体チャネル層51に不純物をドーピングして低抵抗とし、ソース電極54およびドレイン電極55と接する領域にのみ反対の導電型の不純物を添加してもよい。この場合はゲート電極53への引加電圧を負とし、反転によって界面にキャリアが生ずることによってトランジスタ動作が実現される。

【0103】図10に、上記MIS型電界効果トランジスタの変形例の模式断面図を示す。

【0104】図10に示すMIS型電界効果トランジ

タは、絶縁性基板60上にエピタキシャル成長で形成された酸化半導体チャネル層61と、この酸化半導体チャネル層61上にエピタキシャル成長で形成された酸化ゲート絶縁層62と、この酸化ゲート絶縁層62上に形成されたゲート電極63と、酸化半導体チャネル層61上に形成され、酸化ゲート絶縁層62に隣接するソース電極64、ドレイン電極65とを備えている。

【0105】上記構成のMIS型電界効果トランジスタは、ゲート電極63とソース電極64の間に電圧を印加し、酸化ゲート絶縁層62に接する酸化半導体チャネル層61の界面に高移動度のキャリアガスを生成する。このキャリアガスの生成によりソース電極64とドレイン電極65間に電流が生じ、この電流をMIS型電界効果トランジスタが制御している。上記MIS型電界効果トランジスタは、図9のMIS型電界効果トランジスタと同様に、実用上ノーマリーオフで用いられることが多く、酸化半導体チャネル層61の試料としては不純物をドーピングしていない半絶縁性の試料、または、不純物をわずかにドーピングした半絶縁性の試料を用いることが好ましい。この場合には、ゲート電極53への引加電圧が正負いずれであっても、酸化ゲート絶縁層62に接する酸化半導体チャネル層61の界面には蓄積または反転によってキャリアが生成する。

【0106】また、上記酸化半導体チャネル層61に不純物をドーピングして低抵抗とし、ソース電極64およびドレイン電極65と接する領域にのみ反対の導電型の不純物を添加してもよい。この場合は、ゲート電極63への引加電圧を負とし、反転によって界面にキャリアが生ずることによってトランジスタ動作が実現される。

【0107】(実施形態3)図11に、本発明の実施形態3の半導体素子としての高移動度トランジスタの模式断面図を示す。

【0108】上記高移動度トランジスタは、絶縁性基板70上にエピタキシャル成長で形成され、不純物がドーピングされていない半絶縁性の酸化半導体チャネル層71と、この酸化半導体チャネル層71上にエピタキシャル成長で形成された酸化半導体障壁層72と、この酸化半導体障壁層72上に形成されたゲート電極73、ソース電極74およびドレイン電極75とを備えている。

【0109】上記酸化半導体チャネル層71は、不純物がドーピングされていない半絶縁性の酸化半導体、例えばノンドープZnOなどを用いて形成されている。また、上記酸化半導体障壁層72は、不純物をドーピングした酸化半導体、例えばGaドーピングn型Mg<sub>x</sub>Zn<sub>1-x</sub>Oなどを用いて形成されている。そして、上記酸化半導体障壁層72のバンドギャップは、酸化半導体チャネル層71のバンドギャップより大きくなっている。

【0110】上記酸化半導体障壁層72上に設けられたゲート電極73はショットキー特性を有する。すなわち、上記ゲート電極73は、酸化半導体障壁層72とショットキー接触している。そして、上記ゲート電極73は、電圧引加によって直下の酸化半導体障壁層32および酸化半導体チャネル層71に空乏層を生ぜしめて高移動度キャリアガスの流れを制御することが出来る。このようなショットキー型のゲート電極73は、例えばGaドーピングn型MgZnO障壁層に対してはAu、Pt、Pd、Ni、Wなどを用いて形成することが出来る。また、上記酸化半導体障壁層72がp型であれば、ショットキー型のゲート電極材料としてはAlが好ましい。

【0111】また、上記酸化半導体障壁層72上に設けられたソース電極74、ドレイン電極75はオーミック特性を有している。つまり、上記ソース電極74およびドレイン電極75は、酸化半導体障壁層72とオーミック接触している。

【0112】上記構成の高移動度トランジスタによれば、キャリアが伝導するチャネルが、イオン化不純物が存在する領域から分離されているから、そのキャリアは不純物散乱による影響を受けにくい。従って、上記実施形態2に示した電界効果型トランジスタよりもキャリア移動度が飛躍的に向上して、より高速なスイッチング動作が可能となる。

【0113】ところで、ZnOを用いて形成された透明トランジスタは、Siを用いて形成されたトランジスタに比べ液晶などのディスプレイデバイスに用いた場合開口率が向上し視野角を大きくすることが出来る。このような透明トランジスタに、本発明の高移動度トランジスタを適用することにより、更に高精細なディスプレイ装置を製造することが出来る。

【0114】(実施形態4)図12に、本発明の実施形態4の半導体素子としての高移動度トランジスタの模式断面図を示す。この高移動度トランジスタは、上記実施形態3の高移動度トランジスタの変形例である。

【0115】本実施形態4の高移動度トランジスタは、絶縁性基板80上にエピタキシャル成長で形成された第1の酸化半導体障壁層82Aと、この第1の酸化半導体障壁層82A上にエピタキシャル成長で形成された半絶縁性の酸化半導体チャネル層81と、この酸化半導体チャネル層81上にエピタキシャル成長で形成され第2の酸化半導体障壁層82Bと、この第2の酸化半導体障壁層82B上に半導体コンタクト層86を介して形成された酸化ゲート絶縁層87とを備えている。また、上記高移動度トランジスタは、酸化ゲート絶縁層87上に形成されたゲート電極83と、半導体コンタクト層86上に形成され、酸化ゲート絶縁層87の側方に位置するソース電極84、ドレイン電極85とを備えている。このソース電極84、ドレイン電極85

は、酸化物ゲート絶縁層87と分離されている。つまり、上記酸化物ゲート絶縁層87は、ソース電極84、ドレイン電極85に対して所定の間隔を有している。

【0116】上記酸化物半導体チャネル層81は、不純物がドーピングされていない半絶縁性の酸化物半導体、例えばノンドーピングZnOなどを用いることが出来る。

【0117】上記第1、第2の酸化物半導体障壁層82A、82Bは、不純物がドーピングされて酸化物半導体チャネル層81より大きいバンドギャップを有する酸化物半導体、例えば $Mg_xZn_{1-x}O$ などを用いて形成されている。また、上記酸化物半導体チャネル層81に接する第2の酸化物半導体障壁層82Bの界面には、キャリアの散乱を防ぐ観点から、不純物がドーピングされていないことが好ましい。

【0118】上記半導体コンタクト層86は、第2の酸化物半導体障壁層82Bに対してソース電極84、ドレイン電極85を低抵抗に接触させるためのもので、第1の酸化物半導体障壁層82Aと同じ伝導型の半導体で形成されている。また、上記コンタクト層86は第1、第2の酸化物半導体障壁層82A、82Bよりバンドギャップが小さいことが好ましい。そして、上記酸化物ゲート絶縁層87は、上記実施形態2における酸化物ゲート絶縁層52、62と同じ材料を用いて形成することが出来る。

【0119】上記構成の高移動度トランジスタは、第2の酸化物半導体障壁層82Bに接する酸化物半導体チャネル層81の界面に生じた高移動度な2次元キャリアガスの流れを制御して電界効果型のトランジスタ動作を得ている。このとき、上記酸化物半導体チャネル層81における高移動度キャリアガスの流れを制御するのに半導体-絶縁体-金属構造、つまりMIS構造を用いているから、上記実施形態3に比べて絶縁耐圧が高くなっている。

【0120】また、上記第1、第2の酸化物半導体障壁層82A、82Bで酸化物半導体チャネル層81を挟んでいるから、高移動度キャリアガスの閉じ込めが第3の実施形態に比べて良好である。更に、上記酸化物半導体チャネル層81はノンドーピング酸化物半導体であるから、酸化物半導体チャネル層81の結晶性が良好となり、より清浄な積層界面を得ることが出来る。すなわち、上記酸化物半導体チャネル層81と第2の酸化物半導体障壁層82Bとの界面をより清浄にすることが出来る。

【0121】また、バンドギャップの小さい半導体コンタクト層86によって、伝導帯のバンド不連続を大きくとれるため、ノーマリオフ条件であるしきい値電圧制御が容易となる。

【0122】（実施形態5）図13に、本発明の実施形態5の半導体素子としての発光ダイオードの模式断面図を示す。

【0123】上記発光ダイオードは、絶縁性基板90上

にエピタキシャル成長で形成された酸化物半導体発光層91と、この酸化物半導体発光層91上にエピタキシャル成長で形成された酸化物ゲート絶縁層92と、この酸化物ゲート絶縁層92上に形成されたゲート電極93と、酸化物半導体発光層91上に形成された第1、第2電極としての第1、第2のオーミック電極94、95とを備えている。この第1、第2のオーミック電極94、95は、酸化物ゲート絶縁層92で覆われている。

【0124】上記構成の発光ダイオードによれば、ゲート電極93および第1のオーミック電極94は、酸化物ゲート絶縁層92に接する酸化物半導体発光層91の界面が反転状態となるように電圧印加され、且つ、ゲート電極93および第2のオーミック電極95は、酸化物ゲート絶縁層92に接する酸化物半導体発光層91の界面が蓄積状態となるように電圧印加される。具体的には、上記酸化物半導体発光層91がn型である場合、上記ゲート電極93を基準にして第1のオーミック電極94に正電圧を印加して、酸化物ゲート絶縁層92に接する酸化物半導体発光層91の界面を反転状態にする。これと共に、上記ゲート電極93を基準にして第2のオーミック電極95に負電圧を印加して、酸化物ゲート絶縁層92に接する酸化物半導体発光層91の界面を蓄積状態にする。

【0125】例えば、上記酸化物半導体発光層91をノンドーピングZnOで形成していた場合、電界効果によって、蓄積状態の電極間には電子が、反転状態の電極間には正孔が生じて、ゲート電極93直下の酸化物半導体発光層91の発光領域において、電子と正孔が再結合することによって波長約380nmの紫外発光が得られる。

【0126】このような電界効果による反転層キャリア生成は、ZnOなどのように産業利用上付加価値の高い光学特性を有しているにもかかわらず、両伝導型を作製することが困難な半導体材料に極めて有効であり、単極性半導体においても電子・正孔再結合による高効率な発光を得ることが出来る。

【0127】なお、図13では、酸化物半導体発光層91をn型ZnOで形成し、p型反転層を形成するためのバイアス回路を示したが、酸化物半導体発光層91をp型半導体で形成した場合は、第1、第2のオーミック電極94、95に対する印加電圧の極性を反転させることにより、本実施形態5と同様の効果が得られる。

【0128】（実施形態6）図14に、本発明の実施形態6の半導体素子としての発光ダイオードの模式断面図を示す。

【0129】上記発光ダイオードは、酸化物ゲート絶縁層102と、この酸化物ゲート絶縁層102上にエピタキシャル成長で形成された酸化物半導体発光層101とを備えている。上記酸化物ゲート絶縁層102においては、酸化物半導体発光層101と反対側の表面下にゲート電極103を設けている。また、上記酸化物半導体発

10

20

30

40

50

光層101上には第1電極としての第1のオーミック電極104を形成している。そして、上記酸化物ゲート絶縁層102上において、酸化物半導体発光層101の側面に隣接する第2電極としての第2のオーミック電極105を形成している。

【0130】上記酸化物ゲート絶縁層102は、絶縁性基板を研磨などで薄層化することによって得られる。

【0131】上記構成の発光ダイオードは、電界効果によって生じた反転層からの正孔キャリアを、酸化物半導体発光層101の側面に隣接する第2のオーミック電極105によって直接制御するようになっているので、上記実施形態5の発光ダイオードに比べて低消費電力で動作する。

【0132】また、本実施形態6の発光ダイオードにおいては、発光領域は反転層上に広がった空乏層となり、この領域に反転層からの正孔および酸化物半導体発光層101の多数キャリアである電子が注入される。従って、発光特性を制御するために、酸化物半導体発光層101は不純物がドーパされた低抵抗半導体で形成することが出来る。

【0133】なお、図14では、上記酸化物半導体発光層101をn型ZnOで形成し、p型反転層を形成するためのバイアス回路を示したが、酸化物半導体発光層101をp型半導体で形成した場合は、第1、第2のオーミック電極104、105に対する印加電圧の極性を反転させることにより、本実施形態6と同様の効果が得られる。

【0134】（実施形態7）図15この発光ダイオードは、上記実施形態5の発光ダイオードを構造変形したものである。

【0135】本実施形態7の発光ダイオードは、エピタキシャル成長で形成された酸化物半導体発光層111と、この酸化物半導体発光層111上に形成された酸化物ゲート絶縁層112とを備えている。また、上記酸化物ゲート絶縁層112上にはゲート電極113を形成している。そして、上記酸化物半導体発光層111においては、酸化物ゲート絶縁層112と反対側の表面下に第1、第2電極114、115を設けている。上記第2電極115は、第1電極114より大きな面積を有して円板形状の第1電極114を取り囲んでいる。上記第2電極115には第1電極114と同心円の穴が形成されて、その穴に第1電極114が収容されている。

【0136】上記構成の発光ダイオードでは、酸化物ゲート絶縁層112に接する酸化物半導体発光層111の界面が反転状態となるように、ゲート電極113および第1電極114に電圧を印加する。このとき、上記酸化物半導体発光層111がn型である場合、第1電極114に負電圧、第2電極115に正電圧をそれぞれ印加する。上記酸化物半導体発光層111が高抵抗である場合、接触面積が広く且つ逆バイアスされた第2電極11

5は比較的低い電圧で降伏し、第1電極114と第2電極115の間には、反転層を通じて電流が流れ、キャリア再結合による発光が得られる。

【0137】本実施形態の構造において、第2電極115が低い電圧で降伏するためには、第1電極114の面積に対する第2電極115の面積の比が10以上であることが好ましい。すなわち、上記第2電極115の面積が第1電極114の面積の10倍以上であることが好ましい。

【0138】なお、図15では、酸化物半導体発光層111をn型ZnOで形成し、p型反転層を形成するためのバイアス回路を示したが、酸化物半導体発光層111をp型半導体で形成した場合は、第1、第2電極114、115に対する印加電圧の極性を反転させることにより、本実施形態7と同様の効果が得られる。

【0139】（実施形態8）図16に、本発明の実施形態8の半導体素子としての面発光レーザの模式断面図を示す。

【0140】上記面発光レーザは、酸化物ゲート絶縁層202と、この酸化物ゲート絶縁層202上に形成された酸化物半導体発光層201とを備えている。上記酸化物ゲート絶縁層202は、絶縁性基板を研磨などで薄層化することによって形成している。

【0141】上記酸化物ゲート絶縁層202上においては、酸化物半導体発光層201の側面に隣接する第2電極としての第2のオーミック電極205を形成している。また、上記酸化物ゲート絶縁層202において酸化物半導体発光層201と反対側の表面下に、ゲート電極203を設けている。このゲート電極203は透光性を有するよう薄く形成されている。

【0142】また、上記酸化物半導体発光層201上には、第1電極としての第1のオーミック電極204を形成している。この第1のオーミック電極204は、紫外光に対して高い反射率を有する導電性の多層膜となっている。

【0143】上記構成の面発光レーザは、酸化物半導体発光層201の膜厚が制御されていて、第1のオーミック電極204と酸化物ゲート絶縁層202の間で共振増幅するものである。例えば、上記酸化物半導体発光層201をZnOで形成し、酸化物ゲート絶縁層202をScAlMgO<sub>4</sub>で形成した場合には、ScAlMgO<sub>4</sub>の方がZnOよりも低屈折率となるので、上記の光共振器構造が実現される。

【0144】また、上記第1のオーミック電極204を多層反射膜とする代りに、第1のオーミック電極と接する半導体発光層201の領域を、発光を反射する導電性の多層構造としても本実施形態8と同様の効果が得られ、ZnOおよび適宜組成制御されたMg<sub>x</sub>Zn<sub>1-x</sub>O、Cd<sub>x</sub>Zn<sub>1-x</sub>Oなどの混晶を用いることによって実現可能である。

【0145】なお、図16では、酸化物半導体発光層201をn型ZnOで形成し、p型反転層を形成するためのバイアス回路を示したが、酸化物半導体発光層201をp型半導体で形成した場合は、第1、第2のオーミック電極204、205に対する印加電圧の極性を反転させることにより、本実施形態8と同様の効果が得られる。

【0146】（実施形態9）図17に、本発明の実施形態9の半導体素子としての端面発光レーザ（ファブリペロー・レーザ）の模式断面図を示す。図17において、図14に示した実施形態6の発光ダイオードの構成部と同一構成部には、図14における構成部と同一の参照番号を付して説明を省略する。

【0147】上記実施形態9の端面発光レーザでは、酸化物半導体発光層101の側面に平行な一対の共振器面を設けられていると共に、実施形態8の面発光レーザと同様に酸化物半導体発光層101からの発光に対する反射膜306をその共振器面に隣接させている。上記共振器面間の距離は、酸化物半導体発光層101から発せられた光が反射膜306の間で共振増幅されるように制御されている。

【0148】上記端面発光レーザの構造においては、酸化物半導体発光層101の発光領域に、光またはキャリアの閉じ込め機構を有する多層構造を作りつけることにより、低しきい値電流でレーザ発振を得ることが出来る。

【0149】また、上記多層構造が井戸層および障壁層から成る量子井戸構造を含むようにすることにより、光学利得の増大、偏波選択性および消費電力の更なる低減が可能である。このような発光領域の多層構造は、ZnOおよび適宜組成制御された $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ などの混晶を用いることによって実現出来る。

【0150】また、上記反射膜306は、片側を発振光に対して高反射、他方を低反射と非対称にしても良い。

【0151】また、本実施形態9の端面発光レーザの構造は、実施形態5の発光ダイオードの構造にも適用可能である。すなわち、ゲート電極103および第1、第2のオーミック電極104、105をストライプ状に形成し、ストライプ方向に垂直な一対の平行共振器面を酸化物半導体発光層101の側面に設けるための反射膜を形成すればよい。

【0152】

【発明の効果】以上より明らかなように発明の半導体素子によれば、半導体-絶縁体構造あるいはバンドギャップ障壁を有する半導体ヘテロ接合構造をエピタキシャル成長によって形成しているため、欠陥等に起因する界面準位を生じにくく、清浄な接合界面が得られる。従って、高濃度、高移動度のキャリアガスを生ぜしめることが出来、酸化物半導体や窒化物半導体の特質を生かして付加価値を高めることが出来る。

【0153】特に、本発明の半導体素子を電界効果トランジスタ等の半導体スイッチング素子に適用した場合、電界効果によって当該界面に生じる2次元的なキャリアガスの移動度が飛躍的に向上し、高速スイッチング動作可能な半導体素子を製造することが出来る。

【0154】また、欠陥準位を低減した清浄な界面を形成出来るから、印加するゲート電圧を低くすることが出来て、半導体素子の低消費電力化に寄与する。

【0155】特に、ZnOなどの透明酸化物半導体に適用することによって、これを用いた開口率の高いディスプレイデバイスを高速に動作させることが出来る。

【0156】また、本発明の半導体素子を発光ダイオードやレーザダイオード等の半導体発光素子に適用した場合、電界効果によって当該界面に反転状態を形成し、半導体層と伝導型の異なる高移動度キャリアを高密度に生成することが出来る。このような反転層によるキャリア生成は、ZnOなどのように産業利用上付加価値の高い光学特性を有しているにもかかわらず、両伝導型を作製することが困難な半導体材料に極めて有効である。

【0157】上記のようなポテンシャル障壁を有する積層構造は、半導体層と格子不整合の極めて小さい障壁層材料を選択することによって実現出来る。特に当該界面における格子不整合が5%以下であれば、清浄な界面を有する積層構造を作製出来る。

【0158】特に、ZnOについては、このような障壁層材料として相性の良い酸化物を用いることが出来るため、極めて欠陥の少ない界面を有する積層構造を作製すること出来る。

【図面の簡単な説明】

【図1】 図1は本発明の実施形態1の半導体素子の模式断面図である。

【図2】 図2は上記実施形態1の半導体素子の半導体材料の一例とその格子定数とを示す表である。

【図3】 図3(a)、(b)は上記実施形態1の半導体素子における電界印加時の界面状態を説明するための図である。

【図4】 図4(a)、(b)は上記実施形態1の半導体素子における電界印加時の界面状態を説明するための図である。

【図5】 図5(a)、(b)は上記実施形態1の半導体素子における電界印加時の界面状態を説明するための図である。

【図6】 図6は本発明における $RABO_x$ 型酸化物障壁層材料の格子定数とイオン半径の関係図である。

【図7】 図7は本発明における $RAO_x(BO)_x$ 型酸化物障壁層材料の格子定数とイオン半径の関係図である。

【図8】 図8(a)、(b)は上記実施形態1の半導体素子の變形例の上面図および模式断面図であり、図8(c)は上記実施形態1の半導体素子の變形例の模式断

面図である。

【図9】 図9は本発明の実施形態2の半導体素子としての電界効果トランジスタの模式断面図である。

【図10】 図10は上記電界トランジスタの変形例の模式断面図である。

【図11】 図11は本発明の実施形態3の半導体素子としての高移動度トランジスタの模式断面図である。

【図12】 図12は本発明の実施形態4の半導体素子としての高移動度トランジスタの模式断面図である。

【図13】 図13は本発明の実施形態5の半導体素子としての発光ダイオードの模式断面図である。

【図14】 図14は本発明の実施形態6の半導体素子としての発光ダイオードの概略構成図である。

【図15】 図15は本発明の実施形態7の半導体素子としてのリング電極型の発光ダイオードの下面図および模式断面図である。

【図16】 図16は本発明の実施形態8の半導体素子としての面発光レーザの概略構成図である。

【図17】 図17は本発明の実施形態9の半導体素子ファブリペローレーザの概略構成図である。

【符号の説明】

11 半導体層

12 酸化物障壁層

13 ゲート電極

14 オーミック電極

20, 30, 40 支持基板

\* 21, 31, 41 酸化物半導体層

22, 32, 42 酸化物障壁層

23, 33, 43 ゲート電極

24, 34, 44 オーミック電極

25, 35, 45 キャリアガス領域

50, 60, 70, 80, 90 支持基板

51, 61 半導体チャネル層

52, 62 酸化物ゲート絶縁層

53, 63 ゲート電極

54, 64 ソース電極

55, 65 ドレイン電極

71, 81 酸化物半導体チャネル層

72 酸化物半導体障壁層

73, 83 ゲート電極

74, 84 ソース電極

75, 85 ドレイン電極

82A 第1の酸化物半導体障壁層

82B 第2の酸化物半導体障壁層

87 酸化物ゲート絶縁層

20 91, 101, 111, 201 酸化物半導体発光層

92, 102, 112, 202 酸化物ゲート絶縁層

93, 103, 113, 203 ゲート電極

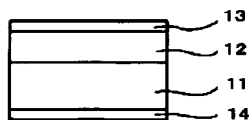
94, 104, 204 第1のオーミック電極

95, 105, 205 第2のオーミック電極

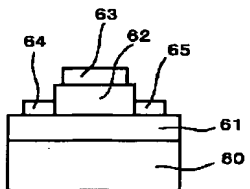
114 第1電極

\* 115 第2電極

【図1】



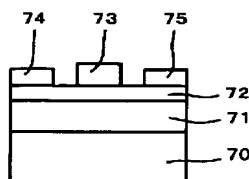
【図10】



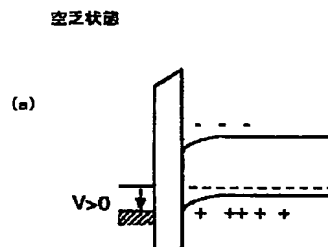
【図2】

半導体材料	格子定数 (Å)
ZnO	3.249
AlN	3.112
GaN	3.189
InN	5.76

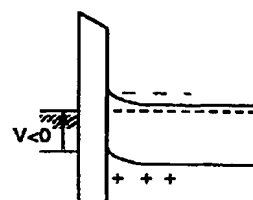
【図11】



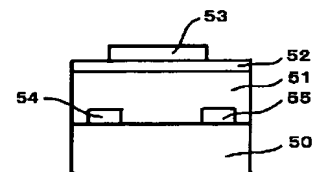
【図4】



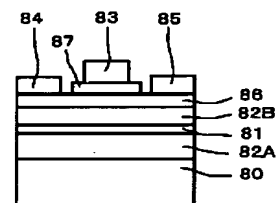
(b)



【図9】

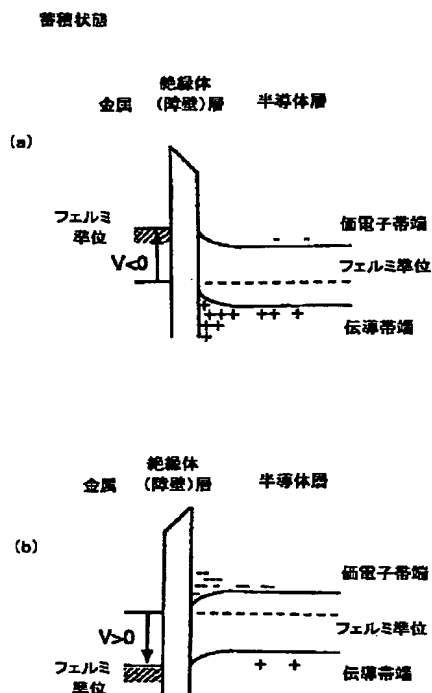


【図12】

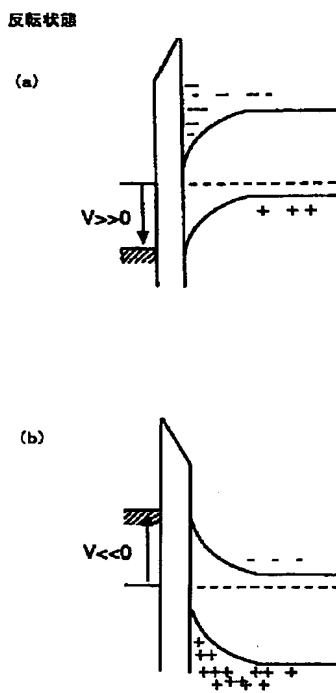




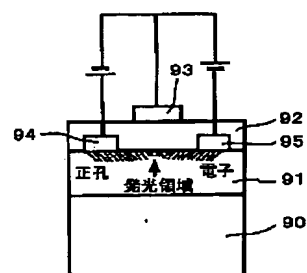
【図3】



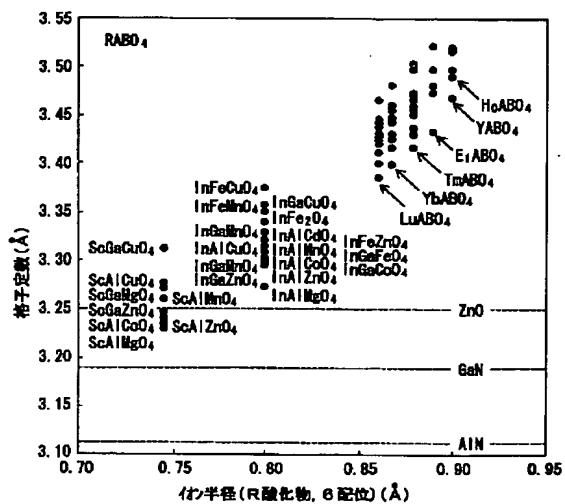
【図5】



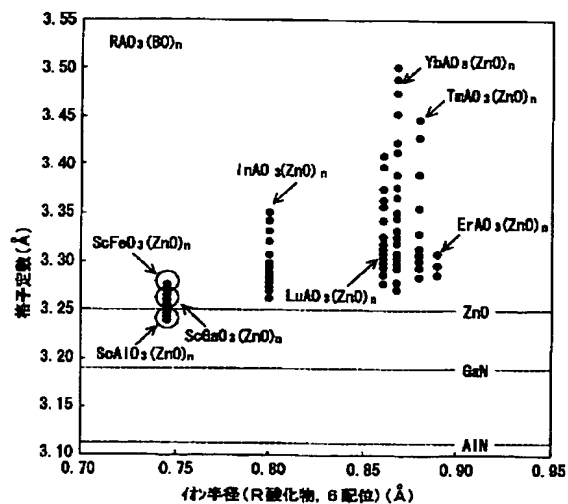
【図13】



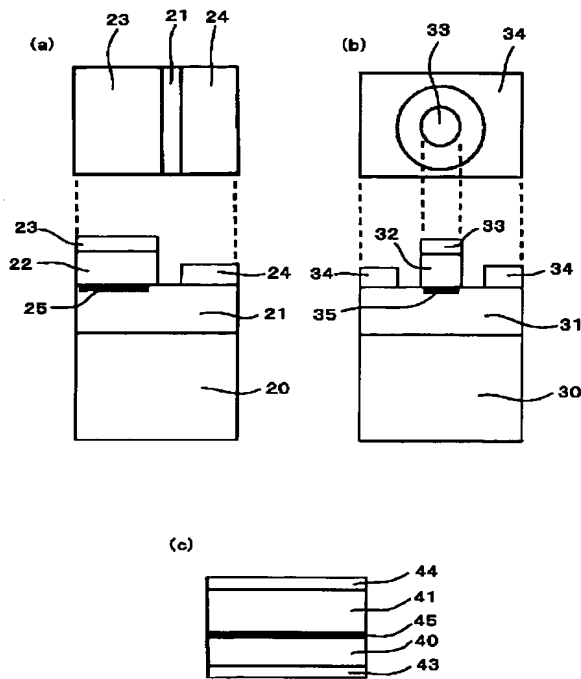
【図6】



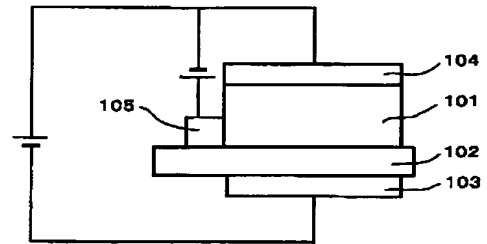
【図7】



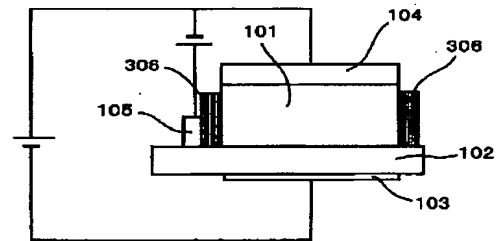
【図8】



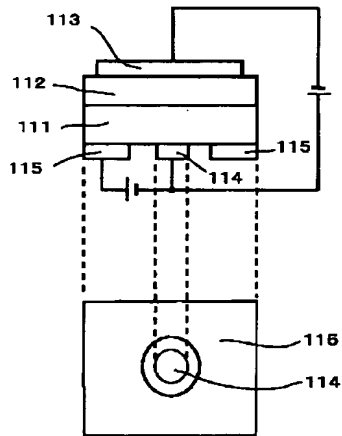
【図14】



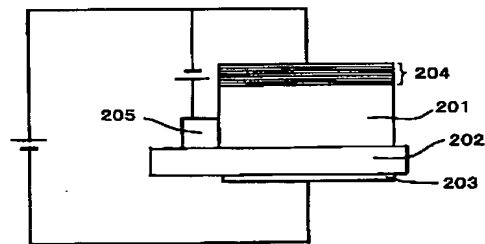
【図17】



【図15】



【図16】



フロントページの続き

(51)Int.Cl.<sup>7</sup>

H01L 33/00

H01S 5/183

5/327

識別記号

FI

H01L 29/78

29/80

テーマコード (参考)

617T

H

(72)発明者 齊藤 肇

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

F ターム(参考)

5F041 AA21 AA24 CA08 CA12 CA41  
5F073 AA89 AB17 CA22 EA14 EA23  
5F102 GB01 GC01 GD01 GD10 GL01  
GM01 GM08 GQ01 GQ03 GT01  
GT02 GT03 HC01  
5F110 AA01 AA30 BB01 CC02 CC04  
DD01 FF01 FF05 FF27 GG01  
GG06 GG42  
5F140 AA01 BA06 BA09 BA10 BA16  
BC12 BD13 BE09